Федеральное государственное бюджетное образовательное учреждение
высшего образования
«Новосибирский государственный технический университет»

Кафедра электронных приборов

Паспорт экзамена

по дисциплине «Цифровая схемотехника», 6 семестр

1. Методика оценки

Экзамен проводится в устной форме, по билетам. Билет состоит из 2 вопросов и задачи и формируется по следующему правилу:

- первый вопрос выбирается из диапазона вопросов 1–20;
- второй вопрос выбирается из диапазона вопросов 21–40;
- третий пункт билета – задача из перечня задач 1–10.

Таким образом, проверяются результаты обучения по дисциплине, соотнесенные с установленными в программе индикаторами достижения компетенций.

На экзамене преподаватель вправе задавать студенту уточняющие и дополнительные вопросы из общего перечня (п. 4).

Форма экзаменационного билета

НОВОСИБИРСКИЙ ГОСУДАРСТВЕННЫЙ ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
Факультет РЭФ

Билет № _____
к экзамену по дисциплине «Цифровая схемотехника»

1. Вопрос 1.
2. Вопрос 2.
3. Задача.

Утверждаю: зав. кафедрой _____ доцент, к.т.н. Семенов А. М.
(подпись)

(дата) _____

2. Критерии оценки результатов обучения, соотнесенных с уровнями освоения индикаторов достижения компетенций

Ответ на экзаменационный билет засчитывается на **продвинутом** уровне, если студент проводит сравнительный комплексный анализ материала, выявляет проблемы, предлагает механизмы их решения, представляет количественные характеристики определенных процессов, приводит конкретные примеры, не допускает ошибок и способен обосновать выбор метода решения задачи. Совокупность результатов обучения по дисциплине и соотнесенных с ними индикаторов достижения компетенций не содержит пробелов. Установленные в программе компетенции сформированы в полном объеме. Оценка составляет от 35 до 40 баллов.

Ответ на экзаменационный билет засчитывается на **базовом** уровне, если студент при ответе на вопросы формулирует основные понятия, дает характеристику процессов, явлений, проводит анализ причин, условий, способен представить количественные и качественные характеристики процессов, не допускает существенных ошибок при решении задачи. Совокупность результатов обучения по дисциплине и соотнесенных с ними индикаторов

достижения компетенций содержит несущественные пробелы. Установленные в программе компетенции сформированы на базовом уровне. Оценка составляет от 27 до 34 баллов.

Ответ на экзаменационный билет засчитывается на **пороговом** уровне, если студент при ответе на вопросы дает определение основных понятий, может показать причинно-следственные связи явлений, при решении задачи допускает непринципиальные ошибки, например, вычислительные. Совокупность результатов обучения по дисциплине и соотнесенных с ними индикаторов достижения компетенций содержит пробелы. Установленные в программе компетенции сформированы на пороговом уровне. Оценка составляет от 20 до 26 баллов.

Ответ на экзаменационный билет считается **неудовлетворительным** (ниже порогового уровня), если студент при ответе на вопросы не дает определений основных понятий, не способен показать причинно-следственные связи явлений, при решении задачи допускает принципиальные ошибки. Совокупность результатов обучения по дисциплине и соотнесенных с ними индикаторов достижения компетенций содержит существенные пробелы. Установленные в программе компетенции не сформированы. Оценка составляет менее 20 баллов.

3. Шкала оценки

Экзамен считается сданным, если сумма баллов по всем заданиям билета составляет от 20 до 40 баллов включительно. Сумма менее 20 баллов признается неудовлетворительным результатом промежуточной аттестации по дисциплине.

В общей оценке по дисциплине экзаменационные баллы учитываются в соответствии с правилами балльно-рейтинговой системы, установленными в НГТУ.

4. Вопросы к экзамену по дисциплине «Цифровая схемотехника»

1. Позиционные системы счисления. Двоичная, восьмеричная и шестнадцатеричная системы, их применение в цифровой технике.
2. Перевод целых и дробных чисел из одной системы счисления в другую.
3. Двоичная арифметика. Прямой, обратный и дополнительный коды.
4. Двоично-десятичные коды. Код Грея.
5. Постулаты и основные законы алгебры логики.
6. Логические функции двух аргументов: И, ИЛИ, И-НЕ, ИЛИ-НЕ, исключающее ИЛИ.
7. Формы представления логических функций: таблица истинности, СДНФ, СКНФ.
8. Функционально полные системы логических функций. Базисы И-НЕ и ИЛИ-НЕ.
9. Аналитическая минимизация логических функций.
10. Минимизация логических функций с помощью карт Карно. Неполностью определенные функции.
11. Логические элементы: условные обозначения, таблицы истинности, логические уровни.
12. Статические параметры цифровых интегральных схем: логические уровни, помехоустойчивость, нагрузочная способность.
13. Динамические параметры цифровых интегральных схем: время задержки, быстродействие, потребляемая мощность.
14. Базовый элемент транзисторно-транзисторной логики (ТТЛ, ТТЛШ): схема и принцип действия.
15. Базовые элементы КМОП-логики: схемы и принцип действия.
16. Эмиттерно-связанная логика: принцип действия и особенности применения.
17. Сравнение семейств цифровых интегральных схем. Выбор семейства в зависимости от решаемой задачи.
18. Логические элементы с открытым коллектором и с тремя состояниями выхода.

19. Комбинационные и последовательностные цифровые схемы: отличия и порядок синтеза. Методы анализа схем.
20. Переходные процессы в цифровых схемах. Гонки и риски сбоя, способы их устранения.
21. Дешифраторы и шифраторы: назначение, схемы, наращивание разрядности.
22. Мультиплексоры и демультиплексоры. Реализация логических функций на мультиплексорах.
23. Одноразрядный и многоразрядный двоичные сумматоры.
24. Цифровые компараторы.
25. Асинхронный и синхронный RS-триггеры.
26. D-триггеры: типы, таблицы переходов, применение.
27. JK- и T-триггеры: таблицы переходов, применение.
28. Двухступенчатые триггеры и триггеры с динамическим управлением. Временные параметры триггеров.
29. Регистры параллельные и сдвигающие.
30. Асинхронные двоичные счётчики.
31. Синхронные двоичные счётчики.
32. Реверсивные счётчики и счётчики с произвольным модулем счёта.
33. Классификация и основные параметры микросхем памяти.
34. Статические оперативные запоминающие устройства: организация, запоминающая ячейка.
35. Динамические оперативные запоминающие устройства: организация, регенерация.
36. Постоянные запоминающие устройства. Флеш-память.
37. Наращивание разрядности и объема памяти.
38. Цифро-аналоговые преобразователи: принципы действия, основные схемы.
39. Аналого-цифровые преобразователи: принципы действия, основные схемы.
40. Параметры и погрешности аналого-цифровых и цифро-аналоговых преобразователей.

Перечень задач

1. Перевести число 157,625 из десятичной системы счисления в двоичную, восьмеричную и шестнадцатеричную.
2. Выполнить вычитание 47 – 85 в восьмиразрядном дополнительном коде. Проверить результат переводом в десятичную систему.
3. Минимизировать функцию $F(A, B, C, D) = \Sigma(0, 2, 5, 7, 8, 10, 13, 15)$ с помощью карты Карно. Составить логическую схему.
4. Реализовать функцию $F(A, B, C) = \Sigma(1, 3, 5, 6, 7)$ в базисе И-НЕ.
5. Реализовать функцию $F(A, B, C) = \Sigma(0, 3, 5, 6)$ на мультиплексоре $8 \rightarrow 1$.
6. Составить таблицу истинности и логические выражения одноразрядного полного сумматора. Начертить его схему.
7. Синтезировать синхронный счётчик с модулем счёта 6 на D-триггерах.
8. На вход четырёхразрядного двоичного счётчика поданы импульсы частотой 16 МГц. Определить частоты на выходах разрядов и построить временные диаграммы.
9. Построить блок памяти объемом 16K×8 на микросхемах 4K×4. Определить число микросхем и разрядность шины адреса.
10. Восьмиразрядный ЦАП работает при опорном напряжении 5,12 В. Определить шаг квантования и выходное напряжение для входного кода 10100000.